

目 次

このマニュアルについて	_____	2
1 . DE0 Board について	_____	3
2 . スイッチ類について	_____	5
3 . L E D 類について	_____	7
4 . クロック信号について	_____	10
5 . 拡張コネクタについて	_____	11
6 . V G A インターフェースについて	_____	12
7 . P S / 2 シリアルポートについて	_____	14
8 . S D カードソケットについて	_____	15
9 . メモリ類について	_____	16

このマニュアルについて

このマニュアルは、

ハードウェア実験 「6．論理設計の基礎」
ネットワーク実験 「2．デジタル通信」
ハードウェア設計及び演習

で使用されるアルテラ DE0 開発・学習ボード (TERASIC 社製、ALTERA 社 FPGA を実装) の、実験・演習時の注意点も含めた使用マニュアルです。

.....

近年、デジタル回路をユーザが独自に開発するための FPGA 等各種デバイスの性能も著しく向上し、ユーザ側でより容易に集積回路の設計・開発が行えるようになってきています。そのため、大学等での学校教育の中でも、実際にデジタル回路の設計などのカリキュラムが組まれるところが多くなってきています。そのような状況に伴い、ALTERA 社では、デジタル回路の設計・開発に関する教育のための環境として、DE0 開発・学習ボード (以下 DE0 ボード) を用いたデジタル回路の開発・学習環境を提供しています。

このマニュアルでは、実験・実習で DE0 ボードを使用する際に必要な機能について、またその他利用可能な機能や各種インターフェースについての説明と、使用にあたっての注意事項についてまとめています。DE0 ボードに実装するデジタル回路の設計開発に関する事項については、他のマニュアル (QuartusII の使い方、等) を御覧下さい。

第 1 章 DE0 ボードについて

DE0 ボードは、ALTERA 社の FPGA を搭載したデジタル回路の開発・学習を目的とした FPGA ボードです。また、回路を設計・開発するソフトウェアとして、同様に ALTERA 社から提供されている開発ツール QuartusII を使用します。

DE0 ボードは図 1 のようになっており、表 1 のような機能が実装されています。

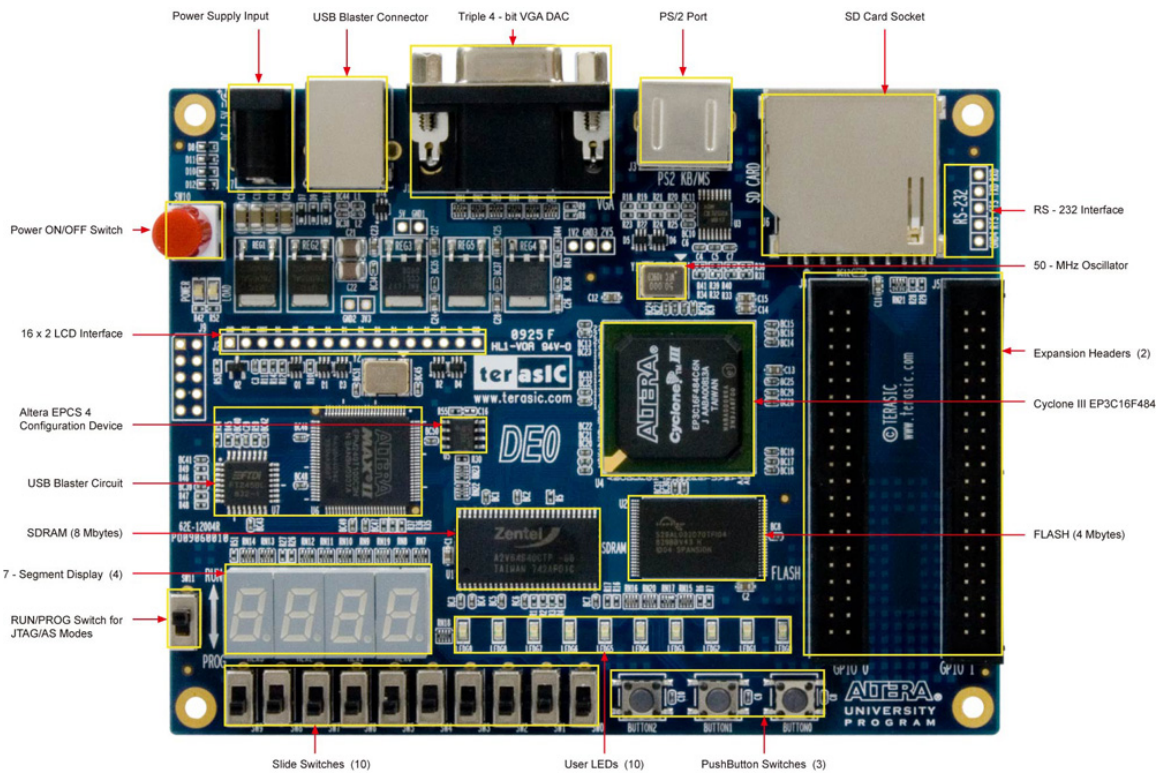


図 1: DE0 ボード

表 1: DE0 ボードの主な機能

FPGA	CycloneIII EP3C16F484C6
コンフィグレーションデバイス	EPCS4
スライドスイッチ	10 個
押しボタンスイッチ	3 個
単体 LED(緑)	10 個
7セグメント LED	4 個
クロック	50 MHz
拡張コネクタ	40 ピン × 2
VGA インターフェース	
PS2 シリアルインターフェース	
SD カードソケット	
SDRAM	8 Mbyte
flash memory	4 Mbyte
液晶ディスプレイ	(オプション)
RS-232C シリアルインターフェース	(オプション)

1.1Cyclone III 3C16 FPGA

DE0 ボードに搭載されている FPGA は Cyclone III シリーズの EP3C16F484C6 と呼ばれる FPGA で、以下のような性能になっています。

- LE 数 : 15408
- M9K メモリブロック数 : 56
- 総 RAM 容量 : 504 kbit
- 乗算器数 : 56
- PLL 数 : 4
- I/O ピン数 : 346

次章からは、各機能の性能の使用方法について説明します。

第 2 章 スイッチ類について

2.1 スライドスイッチ

図 1 の左下部にある 10 個のスイッチです。このスイッチは、位置が上の際は信号は '0'、下のときが信号は '1' となります。スライドスイッチの並びと対応するピン番号は図 2 のとおりです。図中で英語と数字で示されている (J6 とか) のがピン番号です。

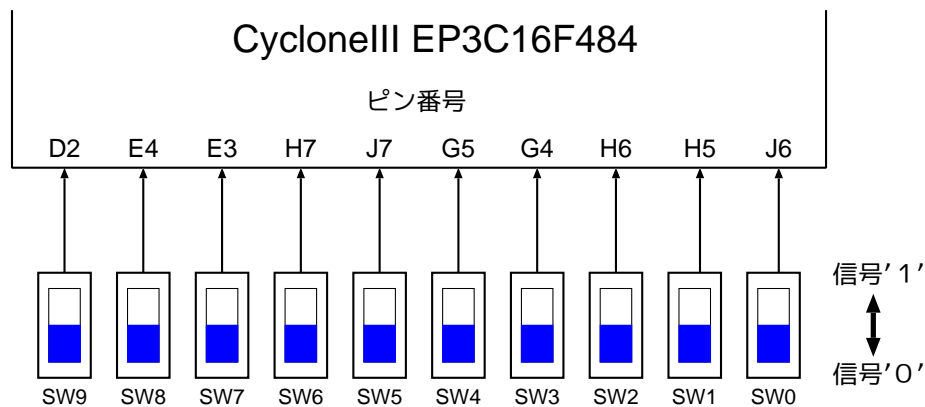


図 2: スライドスイッチ

2.2 押しボタンスイッチ

図 1 の右下部にある 3 個のスイッチです。このスイッチは、押したときが信号は '0'、離れたときが信号は '1' となります。押しボタンスイッチの並びと対応するピン番号は図 3 のとおりです。

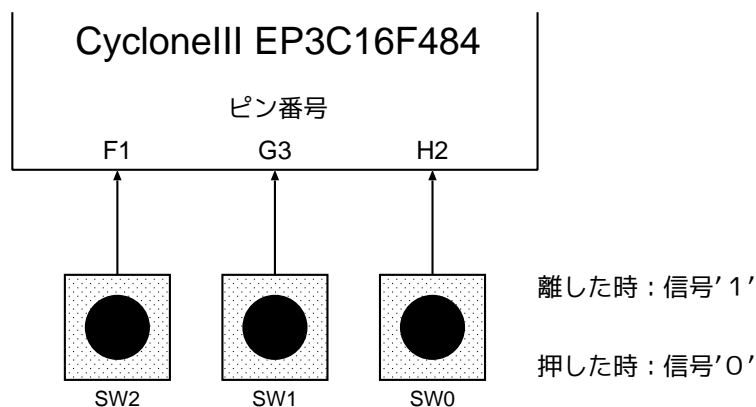


図 3: 押しボタンスイッチ

次の表 2、表 3 に各スイッチとピン番号の対応を示します。

表 2: スライドスイッチとピン番号の対応

信号名	FPGA ピン番号	
SW[0]	PIN_J6	Slide Switch[0]
SW[1]	PIN_H5	Slide Switch[1]
SW[2]	PIN_H6	Slide Switch[2]
SW[3]	PIN_G4	Slide Switch[3]
SW[4]	PIN_G5	Slide Switch[4]
SW[5]	PIN_J7	Slide Switch[5]
SW[6]	PIN_H7	Slide Switch[6]
SW[7]	PIN_E3	Slide Switch[7]
SW[8]	PIN_E4	Slide Switch[8]
SW[9]	PIN_D2	Slide Switch[9]

表 3: 押しボタンスイッチとピン番号の対応

信号名	FPGA ピン番号	
BUTTON[0]	PIN_H2	Pushbutton[0]
BUTTON[1]	PIN_G3	Pushbutton[1]
BUTTON[2]	PIN_F1	Pushbutton[2]

第 3 章 LED 類について

3.1 普通の LED

図 1 ほぼ中央部スイッチ類すぐ上にある 10 個の LED です。この LED は、信号'0'で消灯、信号'1'で点灯となります。LED の並びと対応するピン番号は図 4 のとおりです。

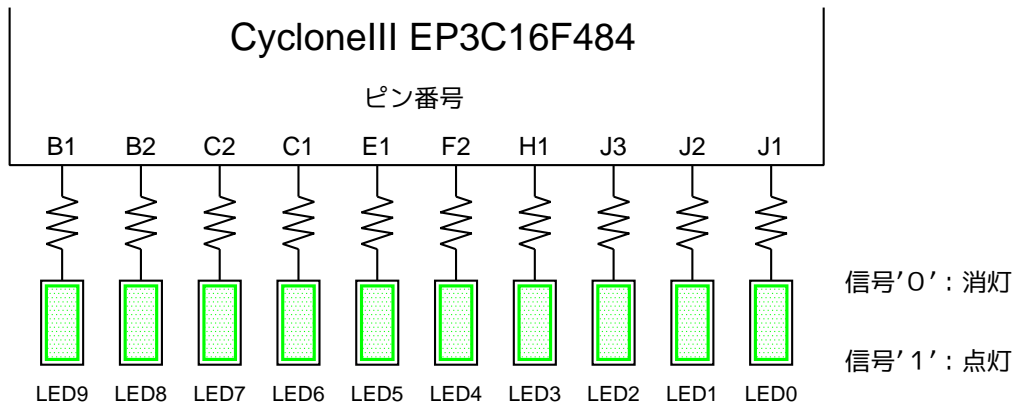


図 4: LED

3.27 セグメント LED

図 1 の普通の LED の左側にある 4 桁の LED です。この LED は、信号'0'で点灯、信号'1'で消灯で、普通の LED とは逆となっています。7 セグメント LED の並びと対応するピン番号は図 5 のとおりです。

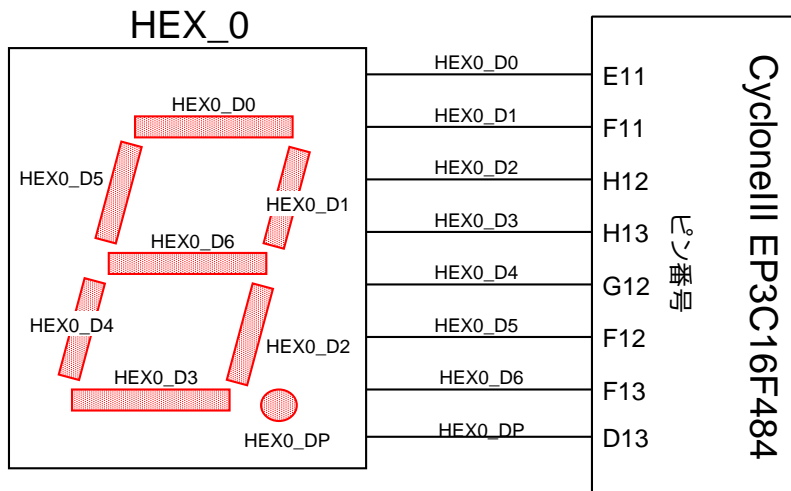


図 5: 7 セグメント LED

次の図 6 に各桁の並びを、また表 4、表 5 に各 LED とピン番号の対応を示します。

表 4: 普通の LED とピン番号の対応

信号名	FPGA ピン番号	
LEDG[0]	PIN_J1	LED Green[0]
LEDG[1]	PIN_J2	LED Green[1]
LEDG[2]	PIN_J3	LED Green[2]
LEDG[3]	PIN_H1	LED Green[3]
LEDG[4]	PIN_F2	LED Green[4]
LEDG[5]	PIN_E1	LED Green[5]
LEDG[6]	PIN_C1	LED Green[6]
LEDG[7]	PIN_C2	LED Green[7]
LEDG[8]	PIN_B2	LED Green[8]
LEDG[9]	PIN_B1	LED Green[9]

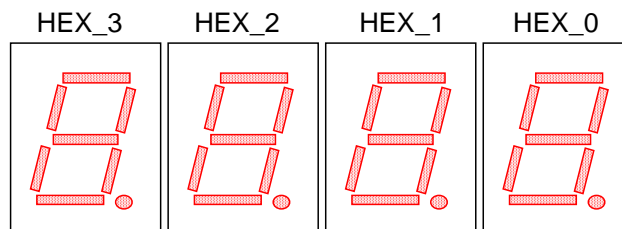


図 6: 7 セグメント LED の各桁のボード上での位置

表 5: 7 セグメント LED とピン番号の対応

信号名	FPGA ピン番号	
HEX0.D[0]	PIN_E11	Seven Segment Digit 0[0]
HEX0.D[1]	PIN_F11	Seven Segment Digit 0[1]
HEX0.D[2]	PIN_H12	Seven Segment Digit 0[2]
HEX0.D[3]	PIN_H13	Seven Segment Digit 0[3]
HEX0.D[4]	PIN_G12	Seven Segment Digit 0[4]
HEX0.D[5]	PIN_F12	Seven Segment Digit 0[5]
HEX0.D[6]	PIN_F13	Seven Segment Digit 0[6]
HEX0.DP	PIN_D13	Seven Segment Decimal Point 0
HEX1.D[0]	PIN_A13	Seven Segment Digit 1[0]
HEX1.D[1]	PIN_B13	Seven Segment Digit 1[1]
HEX1.D[2]	PIN_C13	Seven Segment Digit 1[2]
HEX1.D[3]	PIN_A14	Seven Segment Digit 1[3]
HEX1.D[4]	PIN_B14	Seven Segment Digit 1[4]
HEX1.D[5]	PIN_E14	Seven Segment Digit 1[5]
HEX1.D[6]	PIN_A15	Seven Segment Digit 1[6]
HEX1.DP	PIN_B15	Seven Segment Decimal Point 1
HEX2.D[0]	PIN_D15	Seven Segment Digit 2[0]
HEX2.D[1]	PIN_A16	Seven Segment Digit 2[1]
HEX2.D[2]	PIN_B16	Seven Segment Digit 2[2]
HEX2.D[3]	PIN_E15	Seven Segment Digit 2[3]
HEX2.D[4]	PIN_A17	Seven Segment Digit 2[4]
HEX2.D[5]	PIN_B17	Seven Segment Digit 2[5]
HEX2.D[6]	PIN_F14	Seven Segment Digit 2[6]
HEX2.DP	PIN_A18	Seven Segment Decimal Point 2
HEX3.D[0]	PIN_B18	Seven Segment Digit 3[0]
HEX3.D[1]	PIN_F15	Seven Segment Digit 3[1]
HEX3.D[2]	PIN_A19	Seven Segment Digit 3[2]
HEX3.D[3]	PIN_B19	Seven Segment Digit 3[3]
HEX3.D[4]	PIN_C19	Seven Segment Digit 3[4]
HEX3.D[5]	PIN_D19	Seven Segment Digit 3[5]
HEX3.D[6]	PIN_G15	Seven Segment Digit 3[6]
HEX3.DP	PIN_G16	Seven Segment Decimal Point 3

第 4 章 クロックについて

DE0 ボードには 50 MHz のクロック信号が実装されています。クロックに割り当てられているピン番号は表 6 のように 2 つありますが、どちらを使用しても構いません。

表 6: クロック信号のピン番号

信号名	FPGA ピン番号	
CLOCK_50	PIN_G21	50 MHz clock input
CLOCK_50_2	PIN_B12	50 MHz clock input

第 5 章 拡張コネクタについて

DE0 ボードには、2 つの 40 ピン拡張コネクタがあります。各コネクタには、FPGA に直接接続されユーザが利用できるピン (36 ピン) と、+5 V、+3.3 V の電源ピンおよび GND ピンがあります。

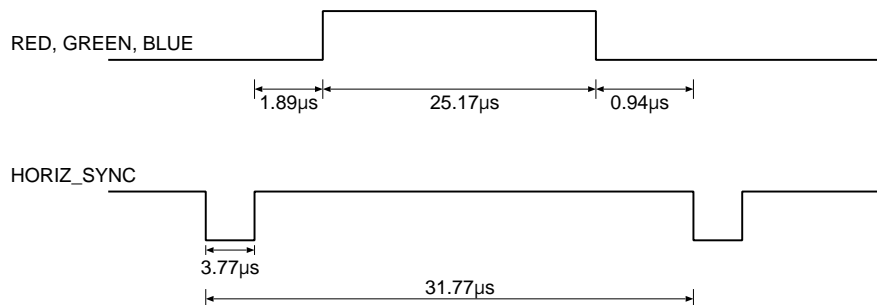
拡張コネクタの各ピンと FPGA ピンとの対応等の詳細は、DE0 User Manual の 30 ~ 32 ページを参照して下さい。

第 6 章 VGA インターフェースについて

DE0 ボードには、ディスプレイ出力のための 16 ピン D-SUB コネクタが実装されています。本ボードで表示可能な解像度は VGA (640 × 480) で、RGB 信号は各 4 ビットで表示可能色数は 4096 色です。水平・垂直同期信号および RGB 信号は、Cyclone III FPGA から直接出力されます。

ディスプレイ表示を実現するためには、一定のタイミングの同期信号に合わせて RGB 信号を出力する必要があります。図 7 は、水平・垂直同期信号および RGB 信号の出力タイミングです。(参考文献により各数値は若干異なります。)

● 水平同期周期



● 垂直同期周期

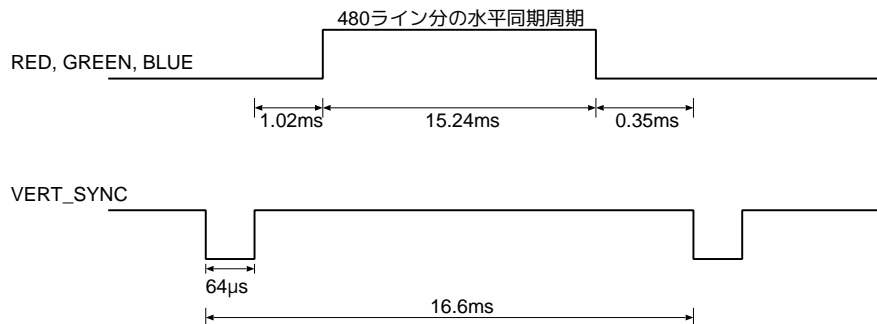


図 7: VGA 信号出力タイミング

VGA 信号は 25 MHz のクロックに同期して出力される信号であるので、本ボードで VGA 信号を生成するためには、以下の機能を実装する必要があります。

- (1) 50 MHz のクロックから 25 MHz のクロックを生成 (分周) する。
- (2) 25 MHz のクロックカウントして必要な長さの 0/1 信号を生成する。

VGA 信号と FPGA ピンの対応は、表 7 になります。前述のとおり、RGB 信号は各 4 ビット信号となっています。

表 7: VGA 各信号と FPGA ピンの対応

信号名	FPGA ピン番号	
VGA_R[0]	PIN_H19	VGA Red[0]
VGA_R[1]	PIN_H17	VGA Red[1]
VGA_R[2]	PIN_H20	VGA Red[2]
VGA_R[3]	PIN_H21	VGA Red[3]
VGA_G[0]	PIN_H22	VGA Green[0]
VGA_G[1]	PIN_J17	VGA Green[1]
VGA_G[2]	PIN_K17	VGA Green[2]
VGA_G[3]	PIN_J21	VGA Green[3]
VGA_B[0]	PIN_K22	VGA Blue[0]
VGA_B[1]	PIN_K21	VGA Blue[1]
VGA_B[2]	PIN_J22	VGA Blue[2]
VGA_B[3]	PIN_K18	VGA Blue[3]
VGA_HS	PIN_L21	VGA_H_SYNC
VGA_VS	PIN_L22	VGA_V_SYNC

(重要) 本ボードで VGA を利用する場合、QuartusII 側で設定変更しなければならない箇所があります。詳細は実験・演習時の追加資料等に従って下さい。

第 7 章 PS/2 シリアルポートについて

DE0 ボードには、今では古い物になっている PS/2 タイプのキーボードやマウスを接続することができる PS/2 シリアルポートを実装しています。

表 8: PS/2 信号と FPGA ピンの対応

信号名	FPGA ピン番号	
PS2_KBCLK	PIN_P22	PS/2 Clock
PS2_KBDAT	PIN_P21	PS/2 Data
PS2_MSCLK	PIN_R21	PS/2 Clock(reserved for second PS/2 device)
PS2_MS DAT	PIN_R22	PS/2 Clock(reserved for second PS/2 device)

- PS/2 信号の仕様や PS/2 シリアルポートの使い方については他の資料等を参考にしてください。

第 8 章 SD カードソケットについて

DE0 ボードには、SD カード用のソケットと、SD カードにアクセスするための拡張メモリを実装しており、SPI モード、1 ビット SD モード双方で Cyclone III FPGA からアクセスすることができるようになっています。

表 9: SD カードソケットと FPGA ピンの対応

信号名	FPGA ピン番号	
SD_CLK	PIN_Y21	SD Clock
SD_CMD	PIN_Y22	SD Command bidirectional signal
SD_DAT0	PIN_AA22	SD Data bidirectional signal
SD_DAT3	PIN_W21	SD Data bidirectional signal
SD_WP_N	PIN_W20	SD Card write protect signal(active low)

- SD カードへアクセスするための信号の仕様や使い方については他の資料等を参考にして下さい。

第 9 章 メモリ類について

DE0 ボードには、8 Mbyte の SDRAM と 4 Mbyte のフラッシュメモリを実装しており、Cyclone III FPGA から直接アクセスできるようになっています。

各メモリの信号ピンと FPGA ピンとの対応等の詳細は、DE0 User Manual の 37～41 ページを参照して下さい。